

**SUZUYE & SUZUYE** 

---

Partial Translation of Reference 1

Jpn. Pat. Appln. KOKAI Publication No. 2000-195830

Filing No.: 10-373738

Filing Date: December 28, 1998

Applicant: MITSUBISHI ELECTRIC CORP

Priority: Not Claimed

KOKAI Date: July 14, 2000

Request for Examination: Not filed

Int.CI.: H01L 21/302

---

**[A]**Column 2, Line 4 to Line 10

[0001]

[Technical Field of the Invention]

The present invention relates to a semiconductor manufacturing device. More particularly, the present invention relates to a method of cleaning the interior of a chamber provided in a semiconductor manufacturing device and the structure of the semiconductor manufacturing device most suitable for such a cleaning method. Moreover, the present invention relates to a manufacturing method of a semiconductor device using the semiconductor manufacturing device, and a semiconductor device which is manufactured by such a manufacturing method.

**[B]**Column 3, Line 20 to Line 30

[0006] Meanwhile, in the dry etching process of a silicon oxide film involved in the manufacturing process of a semiconductor device, a gas such as CHF<sub>3</sub>, CF<sub>4</sub>, C<sub>4</sub>F<sub>8</sub> or the like (hereinafter, generically referred to as "CF-based gas") is generally used as an etching gas or process gas. In a dry etching process using the CF-based gas, the CF-based gas is transformed into plasma, which generates active species of carbon (C) of carbon atoms, CF molecules or the like. The active species of carbon (C) entraps oxygen atoms (O) of the silicon oxide film, and active fluorine species of fluorine atoms

**SUZUYE & SUZUYE** 

---

(F), fluorine molecules (F<sub>2</sub>), or the like liberate silicon atoms (Si) of the silicon oxide film as SiF or the like in vacuum.

**[C]****Column 3, Line 41 to Column 4, Line 3**

[0008]

[Object of the Invention]

However, in such a process allowing for a strong deposition performance, an impregnable deposited film containing carbon atoms (hereinafter referred to as "C-based deposited film") due to the processing gas is formed on the inner surface of the chamber of the dry etching device.

[0009] With increased accumulation of the C-based deposited film on the inner surface or the like of the chamber, the C-based deposited film tends to peel off the inner surface of the chamber and fall on the substrate during the dry etching. This fallen C-based deposited film is a foreign matter for the semiconductor device to be manufactured, and this gives rise to a problem of reducing the yield of the semiconductor device.

**[D]****Column 14, Line 22 to Line 48**

[0063]

(Cleaning process FS3)

In particular, according to the manufacturing method of Embodiment 2, after the dry etching process FS2, a cleaning process FS3 is executed while leaving the dry-etched substrate 10 in the chamber 2.

[0064] First, evacuation is conducted in order to sufficiently remove the processing gas used in the dry etching process FS2 from the chamber 2 (step FS31). Incidentally, the vacuum pumping step FS31 can be considered as a step at the time of terminating the dry etching process in the step FS24 described above.

**SUZUYE & SUZUYE** 

---

[0065] After the sufficient evacuation, an oxygen gas as a cleaning gas is introduced into the chamber 2 from the gas introducing tube 51, and the internal pressure of the chamber 2 is adjusted by controlling the balance of the supply and exhaustion of the gas (step FS 32).

[0066] As plasma treatment, a predetermined power is applied to the parallel flat electrodes 3 and 4, to thereby transform the cleaning gas into plasma (step FS 33). At this time, similarly to the phenomenon observed in the transformation of the processing gas into plasma described above, namely, as shown in FIG. 10, plasma emission occurs between the parallel flat electrodes 3 and 4, and active species (radicals) of oxygen generated through the transformation into plasma fill the chamber 2. Therefore, the C-based deposition adhering to the inner surface of the chamber 2 in the dry etching process FS2 can be removed by the oxygen radicals. Additionally, a gas containing at least oxygen atoms such as carbon monoxide(CO), carbon oxide (CO<sub>2</sub>) or the like is applicable as a cleaning gas.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-195830

(P2000-195830A)

(43)公開日 平成12年7月14日 (2000.7.14)

(51)Int.Cl.<sup>7</sup>

H 0 1 L 21/302

識別記号

F I

H 0 1 L 21/302

マークコード<sup>8</sup> (参考)

5 F 0 0 4

審査請求 未請求 請求項の数9 ○L (全15頁)

(21)出願番号 特願平10-373738

(22)出願日 平成10年12月28日 (1998.12.28)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 安村 俊治

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 渡部 真也

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 100089233

弁理士 吉田 茂明 (外2名)

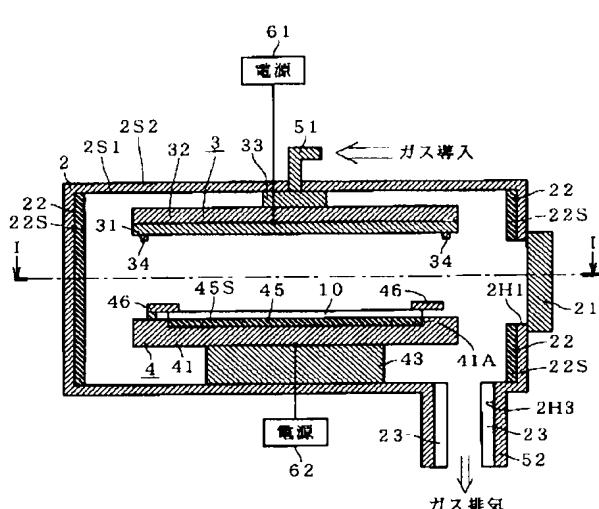
最終頁に続く

(54)【発明の名称】 半導体製造装置、半導体製造装置のクリーニング方法、半導体装置の製造方法及び半導体装置

(57)【要約】

【課題】 ドライエッチング処理毎にクリーニング処理を実施して、ドライエッチング処理時に形成された膜を除去する。

【解決手段】 上部電極3は、アルマイト処理されたA1製の電極板31及び電極板ステー32から成り、A1製のチャンバ2の上面にアルマイト処理されたA1製の上部電極支え33を介して配置される。両者31, 32を固定するネジはA1O2セラミックス製のキャップ34で覆われる。下部電極4は、アルマイト処理されたA1製の基板ステージ41と、Ti2O3を少量添加したアルミナセラミックス製の基板保護シート45と、A1O2セラミックス製の基板押さえ46とを有し、チャンバ2の下面にアルマイト処理されたA1製の下部電極台43を介して配置される。チャンバ2の側壁面上にA1Nセラミックス製の内壁材22が側壁面に沿って配置される。ゲートバルブ21は表面がアルマイト処理されたA1より成る。



【特許請求の範囲】

【請求項1】 チャンバ内に設けられた基板ステージ上に配置された基板に対して、少なくとも炭素原子及びフッ素原子を含むプロセスガスによるプラズマ処理を行う半導体製造装置であって、前記チャンバの内部の内で少なくともプラズマに接する部分が、酸素原子のプラズマに対する耐性を有する物質から構成されることを特徴とする、半導体製造装置。

【請求項2】 請求項1に記載の半導体製造装置であって、

前記基板ステージは、前記基板の保持機構として静電チャック機構を有することを特徴とする、半導体製造装置。

【請求項3】 請求項1又は2に記載の前記半導体製造装置のクリーニング方法であって、

前記チャンバの前記内部を、少なくとも酸素原子を含むクリーニング用ガスのプラズマで以てクリーニング処理することを特徴とする、半導体製造装置のクリーニング方法。

【請求項4】 請求項1又は2に記載の前記半導体製造装置を用いて、半導体装置を製造することを特徴とする、半導体装置の製造方法。

【請求項5】 請求項4に記載の半導体装置の製造方法であって、

前記プロセスガスによる前記プラズマ処理を実施する毎に、前記チャンバの前記内部に対して少なくとも酸素原子を含むクリーニング用ガスのプラズマによるクリーニング処理を実施することを特徴とする、半導体装置の製造方法。

【請求項6】 請求項5に記載の半導体装置の製造方法であって、

前記プラズマ処理において前記基板に形成されるダメージ層を、前記クリーニング処理において前記クリーニング用ガスの前記プラズマで以て除去することを特徴とする、半導体装置の製造方法。

【請求項7】 請求項5に記載の半導体装置の製造方法であって、

前記基板は、前記基板ステージとは反対側の表面上にレジストが配置されており、

前記レジストを、前記クリーニング処理時に前記クリーニング用ガスの前記プラズマで以て除去することを特徴とする、半導体装置の製造方法。

【請求項8】 請求項5に記載の半導体装置の製造方法であって、

前記基板ステージが前記静電チャック機構を有する場合に、前記クリーニング処理における前記プラズマの形成終了時と、前記基板の前記静電チャック機構からの脱離処理を同時に実施することを特徴とする、半導体装置の製造方法。

【請求項9】 請求項4乃至8のうちいずれか1項に記

載の前記半導体装置の製造方法によって製造されることを特徴とする、半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体製造装置に関するものであり、特に、半導体製造装置が備えるチャンバ内のクリーニング方法及びそのクリーニング方法に最適な半導体製造装置の構造に関するものである。更に、かかる半導体装置を用いた製造方法及びその製造方法によって製造される半導体装置に関する。

【0002】

【従来の技術】図12は、従来の平行平板型ドライエッティング装置1Pの構造を模式的に示す縦断面図である。図12に示すように、平行平板型ドライエッティング装置1Pは、アルミニウムより成るチャンバ2P内に、互いに平行を成す、上部電極支え33Pを介してチャンバ2Pの上面に配置された上部電極3Pと、下部電極台43Pを介してチャンバ2Pの下面に配置された下部電極4Pとを備える。下部電極台43P及び上部電極支え33Pは表面がアルマイト処理されたアルミニウム部材から成る。チャンバ2Pの側壁面には基板10の搬入出をするための開口部2PH1が設けられており、当該開口部2PH1の開閉可能な蓋として、その表面がアルマイト処理されたアルミニウムから成るゲートバルブ21Pが配置されている。チャンバ2Pの側壁面は炭化シリコン(SiC)より成る内壁材22Pが配置されている。また、チャンバ2Pの下面にガス排気口2PH3が形成されており、当該排気口2PH3に結合し、その内面に石英製のガス排気管カバー23Pを有する排気管53Pが図示しない真空排気ポンプに繋げられている。

【0003】上部電極3Pは、アモルファスカーボン(a-C)より成る電極板31Pと、その表面がアルマイト処理されたアルミニウムから成る電極板ステー32Pとがネジ(図示せず)で互いに固定された構造を有する。上記ネジには、樹脂ないしは化成品であるベスペルから成るキャップ34Pが被せられている。各種ガスをチャンバ2P内に導入するためのガス導入管51Pがチャンバ2Pの上部に設けられている。他方、下部電極4Pは、その表面がアルマイト処理されたアルミニウム製の基板ステージ41Pと、当該基板ステージ41Pに設けられた凹部内に配置されたポリイミドから成る基板保護シート45Pと、基板保護シートの表面45PS上に配置される基板10Pを固定・保持するための基板押さえ46P(表面がアルマイト処理されたアルミニウム製のリング状部材が基体)とを有する。更に、平行平板型ドライエッティング装置1Pは、上部電極3P及び下部電極4Pのそれぞれに繋げられ、プラズマを形成するための電力を供給する電源61P, 62Pを備える。

【0004】図13は、従来のECR型ドライエッティング装置201Pの構造を模式的に示す縦断面図である。

図13に示すように、ECR型ドライエッティング装置201Pは、アルミニウム製のインナーベルジャー222Pと、その表面がアルマイト処理されたアルミニウムから成るチャンバ外壁202P及びベース224Pとを備える。チャンバ外壁202P及びインナーベルジャー222Pには、ガス導入口である貫通孔202PH2と、ガス排気口である開口部202PH3と、マイクロ波導入口である開口部202PH4とが設けられており、マイクロ波導入口202PH4には、炭化シリコン(SiC)セラミックスから成るマイクロ波導入窓233Pが配置されている。

【0005】ベース224Pのチャンバ外壁202P内部側の表面上に、その表面がアルマイト処理がなされたアルミニウム製の基板ステージ台241Pが配置されている。基板ステージ台241Pには、静電チャック誘電体であるポリイミドシート245Pを配置するための凹部241PAが形成されており、また、基板10を取り囲む形状の石英製のターゲット249Pが配置されている。

【0006】さて、半導体装置の製造工程において、シリコン酸化膜のドライエッティング工程では、CHF3、CF4やC4F8等のガス（以下、総称して「CF系ガス」とも呼ぶ）がエッティングガスないしはプロセスガスとして多用される。CF系ガスを用いたドライエッティング工程では、同ガスをプラズマ化することにより生じた炭素原子又はCF分子等における炭素(C)の活性種がシリコン酸化膜の酸素原子(O)を引き抜くと共に、上記プラズマにより生じたフッ素原子(F)又はフッ素分子(F2)等のフッ素の活性種がシリコン酸化膜のシリコン原子(Si)をSiF等として真空中に遊離する。

【0007】近年の半導体装置の微細化に対して、シリコン酸化膜と該シリコン酸化膜の下地層であるシリコン層との間のエッティング選択比をより大きく設定する必要性が生じている。エッティング選択比の増大の要請に対応可能なドライエッティングプロセスの一例として、堆積性が強められたプロセスが用いられる。かかるプロセスは、シリコン酸化膜のドライエッティングの際に、炭素原子の活性種に起因する生成物を露出した下地層のシリコン層上に堆積させて、同シリコン層とフッ素の活性種との接触を防止する。

【0008】

【発明が解決しようとする課題】ところが、そのような堆積性の強いプロセスを使用することによって、ドライエッティング装置のチャンバの内面に、プロセスガスに起因した、炭素原子を含む強固な堆積膜（以下、「C系堆積膜」とも呼ぶ）が形成される。

【0009】チャンバ内面等に堆積する上記C系堆積膜の蓄積量が増えるに従って、同C系堆積膜は、ドライエッティング時にチャンバの内面から剥離して基板上に落下し易くなる。そして、かかるC系堆積膜が基板上に落下

して、製造される半導体装置に対する異物となることで、半導体装置の歩留まりが低下してしまうという問題点がある。

【0010】このような問題点に対して、従来の半導体製造装置では、シートヒータによって、又は、別途に設けられた配管内に加熱された液体を流すことによって、更には、プラズマ自体からの入熱を利用するこによって、チャンバ（の内面）を200°C程度に加熱してC系堆積物の付着を防止する手段が講じられる場合がある。しかしながら、C系堆積物の付着を完全に防止することはできないため、根本的な解決策とは言い難い。

【0011】これに対して、チャンバの真空を一旦破り同チャンバ内をアルコールやフロリナートを用いてクリーニング（ウェットクリーニング）することによって、あるいは、酸素プラズマを用いてチャンバ内のクリーニング（ドライクリーニング）することによって、C系堆積膜を除去するという方法が用いられる。

【0012】しかしながら、上記チャンバ内クリーニング処理を行うことによってチャンバ内雰囲気が変化してしまう。従って、一般的に、少なくとも製造ロット間では製造条件を同一とするために、上記クリーニング処理は单一の製造ロットの終了後に実施される。このため、同一の製造ロット内であっても、ドライエッティング処理の処理数が進むにつれて上述のC系堆積物の落下が生じ易くなるので、上述の歩留まり低下の問題点を完全に解決可能であるとは言い難い。

【0013】また、従来のクリーニング処理によれば、クリーニング後にドライエッティング処理と同様の処理によって、チャンバ内雰囲気を以前のドライエッティング時のそれに戻すための工程（シーズニング工程）が別途に必要である。

【0014】更に、ウェットクリーニングは、それ自体に膨大な時間がかかるてしまう。他方、従来のドライエッティング装置では、プロセスガス（活性種を含む）に対する耐性を有する材料・部品が使用されているが、エッティング処理とクリーニング処理との頻度の観点から、ドライクリーニング処理における酸素プラズマに対する耐性までは考慮されていない場合が多い。このため、チャンバの内部（の部品）の劣化を抑制するためには、クリーニングを頻繁に行うことができない。

【0015】そこで、本発明はかかる点に鑑みてなされたものであり、上記酸素プラズマを用いたクリーニングにも適した半導体製造装置を提供することを第1の目的とする。

【0016】更に、本発明は、上記第1の目的を実現する半導体製造装置に対して適用されるクリーニング方法を提供することを第2の目的とする。

【0017】更に、本発明の第3の目的は、上記第2の目的に係るクリーニング方法を適用された半導体製造装置を用いた半導体装置の製造方法並びにその製造方法を

用いて高歩留まりで以て製造される半導体装置を提供することにある。

【0018】

【課題を解決するための手段】(1) 請求項1に記載の発明に係る半導体製造装置は、チャンバ内に設けられた基板ステージ上に配置された基板に対して、少なくとも炭素原子及びフッ素原子を含むプロセスガスによるプラズマ処理を行う半導体製造装置であって、前記チャンバの内部の内で少なくともプラズマに接する部分が、酸素原子のプラズマに対する耐性を有する物質から構成されることを特徴とする。

【0019】(2) 請求項2に記載の発明に係る半導体製造装置は、請求項1に記載の半導体製造装置であって、前記基板ステージは、前記基板の保持機構として静電チャック機構を有することを特徴とする。

【0020】(3) 請求項3に記載の発明に係る半導体製造装置のクリーニング方法は、請求項1又は2に記載の前記半導体製造装置のクリーニング方法であって、前記チャンバの前記内部を、少なくとも酸素原子を含むクリーニング用ガスのプラズマで以てクリーニング処理することを特徴とする。

【0021】(4) 請求項4に記載の発明に係る半導体装置の製造方法は、請求項1又は2に記載の前記半導体製造装置を用いて、半導体装置を製造することを特徴とする。

【0022】(5) 請求項5に記載の発明に係る半導体装置の製造方法は、請求項4に記載の半導体装置の製造方法であって、前記プロセスガスによる前記プラズマ処理を実施する毎に、前記チャンバの前記内部に対して少なくとも酸素原子を含むクリーニング用ガスのプラズマによるクリーニング処理を実施することを特徴とする。

【0023】(6) 請求項6に記載の発明に係る半導体装置の製造方法は、請求項5に記載の半導体装置の製造方法であって、前記プラズマ処理において前記基板に形成されるダメージ層を、前記クリーニング処理において前記クリーニング用ガスの前記プラズマで以て除去することを特徴とする。

【0024】(7) 請求項7に記載の発明に係る半導体装置の製造方法は、請求項5に記載の半導体装置の製造方法であって、前記基板は、前記基板ステージとは反対側の表面上にレジストが配置されており、前記レジストを、前記クリーニング処理時に前記クリーニング用ガスの前記プラズマで以て除去することを特徴とする。

【0025】(8) 請求項8に記載の発明に係る半導体装置の製造方法は、請求項5に記載の半導体装置の製造方法であって、前記基板ステージが前記静電チャック機構を有する場合に、前記クリーニング処理における前記プラズマの形成終了時と、前記基板の前記静電チャック機構からの脱離処理を同時に実施することを特徴とする。

【0026】(9) 請求項9に記載の発明に係る半導体装置は、請求項4乃至8のうちいずれか1項に記載の前記半導体装置の製造方法によって製造されることを特徴とする。

【0027】

【発明の実施の形態】(実施の形態1) 図1は、半導体製造装置である平行平板型ドライエッチング装置1(以下、単に「(ドライ)エッチング装置1」とも呼ぶ)の構造を模式的に示す縦断面図であり、図2は、図1中のI—I線に沿って切断した場合におけるエッチング装置1の上面図である。なお、図1では、説明の便宜上ために、後述の基板10を図示する一方、図2では、図面の煩雑化を避けるために、図1中に図示されるガス排気口2H3等の図示化を省略している。以下、図1及び図2を参照しつつ、エッチング装置1の構造を説明する。

【0028】エッチング装置1は、互いに平行を成す円形の上部電極3及び下部電極4を備えている。詳細には、上部電極3は、その表面がアルマイト処理された(酸化アルミニウム(A1O2)が形成された)アルミニウム(A1)から成る電極板31と、その表面がアルマイト処理されたアルミニウムから成る電極板ステー32とを有する。電極板31及び電極板ステー32は、互いに接触して配置されて、外周部付近において両者31、32を貫く方向にネジ(図示せず)によってネジ止めされている。当該ネジには酸化アルミニウム(A1O2)セラミックスより成るキャップ34が被せられている。上部電極3の拡大断面図である図3に示すように、電極板ステー32は中空構造を有する所定の厚みの円盤型部材から成ると共に、当該中空部分から電極板31に接する側の正面に至る、多数の微小な孔32H1が形成されている。更に、上記中空部分から上記小孔32H1を有する正面とは反対側の正面に至り、後述のガス導入口2H2に繋がる貫通孔32H2が形成されている。また、電極板31には、上記小孔32H1に対応する位置に、同電極板31を厚み方向に貫く小孔31H(その径は約1mm)が形成されている。

【0029】他方、下部電極4は、その表面がアルマイト処理されたアルミニウム製の円盤状部材から成る基板ステージ41を有する。基板ステージ41の上部電極3に對面する側の正面には、基板10(例えばシリコンウエハを基材とする)の寸法形状に基づいた形状寸法を有する基板保護シート45を収容可能な凹部41Aが形成されている。基板保護シート45は酸化チタン(Ti2O3)を少量添加したアルミニウムセラミックスから成る。そして、アルミニウムセラミックスより成り、その断面形状が四角形のリング状部材である基板押さえ46は、上記基板シート45と共に基板10の周縁部を挟むことによって、基板10を基板ステージ41上に保持・固定する。なお、基板押さえ46は、後述の図7に示すように、支柱部46Aを有しており、上部電極3と下部電極

4との間の所定の範囲内において、垂直方向に可動な構造(図示しない駆動部を含む)を有する。更に、図2及び後述の図7に示すように、下部電極4は棒状部材から成る基板クランプ47を備える。基板クランプ47は、上部電極3と下部電極4との間の所定の範囲内において、基板保護シート45を厚み方向に貫く穴を介して垂直方向に可動な構造(図示しない駆動部を含む)を有する。

【0030】そして、図1及び図2に示すように、上部電極3及び下部電極4は、アルミニウムより成るチャンバ2内に配置されている。詳細には、略箱形のチャンバ2の内面2S1の内の上面に、その表面がアルマイト処理されたアルミニウムから成る上部電極支え33を介して上部電極3が配置されている。このとき、図3に示すように、チャンバ2の上記上面のほぼ中央部に形成され、チャンバ2の外面2S2と上記内面2S1との間を貫く貫通孔2H2の中心軸と、上部電極支え33が有する厚さ方向に形成された貫通孔33Hの中心軸と、上部電極板ステー32の上記貫通孔32H2の中心軸とが一致するように、上部電極支え33及び上部電極3が配置されている。貫通孔2H2にはガス配管51の先端が挿入・結合されている。

【0031】他方、チャンバ2の内面2S1の内で上記上面に對面する下面に、その表面がアルマイト処理されたアルミニウム製の下部電極台43を介して下部電極4が配置されている。なお、図1に示すように、下面の一部に貫通孔であるガス排気口2H3が形成されており、ガス排気口2H3にチャンバ2の上記外面2S2側に突出するガス排気管52(アルミニウム製)が結合している。また、ガス排気管52の内壁面を覆うように石英より成るガス排気管カバー23が配置されている。ガス排気管52は、図1中に図示しない真空排気ポンプの吸気口に繋がれている。

【0032】更に、上部電極3の電極板31と下部電極4の基板ステージ41とには、両電極3、4間に(高周波)電力を印加するための電源61、62がそれぞれ電気的に接続されている。また、下部電極4は図1中に図示しない温度コントロール機構を有しており、これによって基板10を加熱又は冷却して所定の温度に制御可能である。

【0033】チャンバ2の内面2S1の内で上面及び下面に垂直を成す側壁面の内の1面に、内面2S1から外面2S2に至り、基板10及び後述の真空ローダ装置96のアーム961(図6参照)が通過可能な寸法形状を有する貫通口2H1が形成されている。そして、貫通口2H1をチャンバ2の外面2S2側から塞ぎうる形状寸法の板状部材から成り、貫通口2H1の開閉扉として機能するゲートバルブ21が配置されている。ゲートバルブ21は、その表面がアルマイト処理されたアルミニウムより成る。図1及び後述の図7に示すように、ゲート

バルブ21は、その上部を支点にして所定の範囲内で回動可能である。

【0034】特に、エッティング装置1では、チャンバ2の内面2S1の内の上記側壁面上に窒化アルミニウム(A1N)セラミックスよりなる内壁材22が、当該側壁面に沿って配置されている。

【0035】なお、エッティング装置1のチャンバ2は、上述の構成要素が配置されつつも、所定の真空度を実現しうる気密構造を有することは言うまでもない。

【0036】ここで、チャンバ2、ゲートバルブ21及びガス排気管52で以て囲まれた空間内において、チャンバ2の内面2S1(の上面及び下面)、内壁材22の上記表面22S等の当該空間に接する各表面、並びに、当該空間内に存在する上部電極3、下部電極4、上部電極支え33、下部電極台43等の構成要素を総称して「チャンバの内部」と呼ぶ。このとき、図1の平行平板型ドライエッティング装置1では、上記チャンバの内部の内で少なくともプラズマ(活性種を含む)の接する部分(即ち、同プラズマに曝される部分)に、アルミナ(A1O2)、窒化アルミニウム(A1N)、酸化チタン(Ti2O3)等のセラミックス材料やアルミニウム(A1)等の酸素プラズマ(酸素の活性種を含む)耐性の強い物質を使用している(そのような物質として、他に、シリコン(Si)や窒化シリコン(SiN)セラミックス等も適用可能である)。このため、従来のエッティング装置におけるチャンバ2P(図12参照)の内部(の部品)よりも、酸素プラズマに対する寿命を長くすることができるので、従来のエッティング装置よりも維持費用を削減可能である。従って、実施の形態1に係るエッティング装置1を用いて製造される半導体装置の製造コストを低減することができる。

【0037】他方、上述のチャンバの内部の長寿命化の効果を以下のように捉えることもできる。即ち、チャンバの内部に酸素プラズマ耐性の強い材料を使用しているので、チャンバ2内に付着した炭素原子を含む膜(C系堆積膜)を除去するための酸素プラズマによるクリーニング処理を、従来のエッティング装置1Pよりも頻繁に、例えば基板枚葉毎に実施することができる。従って、従来のエッティング装置1Pよりも清浄化された状態で以て半導体装置を製造可能である。即ち、実施の形態1に係るエッティング装置によれば、高い歩留まりを実現可能である。

【0038】勿論、従来のウェットクリーニング処理とは異なり、チャンバを開放する必要も無ければ、クリーニングに膨大な時間を費やす必要も無い。また、従来の半導体製造装置のように、C系堆積物の付着を防止するために、シートヒーター等によってチャンバを加熱する必要はない。

【0039】ここで、チャンバ内の部品にプラズマ耐性を有する物質を適用した先行技術として、特開平6-1

40371号公報と特開平7-106097号公報とに提案される各先行技術がある。まず、特開平6-140371号公報に開示される先行技術（以下、「先行技術①」とも呼ぶ）は、クリーニング処理時に基板ステージを保護するための技術である。当該先行技術①によれば、クリーニング用ガスのプラズマに対してエッティング耐性を有する物質で被覆された保護基板を、被エッティング基板とは別途に準備して、クリーニング時にのみ上記基板ステージ上に設置する。即ち、上記保護基板は脱着可能である。これに対して、チャンバの内部の少なくともプラズマの接する部分が酸素プラズマ耐性を有する物質で構成された（従って、クリーニング時以外においても上記耐プラズマ物質がチャンバ2内に存在する）、実施の形態1に係るエッティング装置1とは構造を異にする。

【0040】また、特開平7-106097号公報に開示される先行技術（以下、「先行技術②」とも呼ぶ）では、平行平板型プラズマ処理装置において、被処理基板は、石英板やアルミナ板等の誘電体を介して電極上に配置される。即ち、先行技術②に係る装置では、上記石英板等は上記処理基板が配置される側の電極上にのみ配置される点で、実施の形態1に係るエッティング装置1とは異なる構造を有する。先行技術②はエッティング装置等におけるプラズマ処理時のエッティングの高速化並びに基板のチャージアップ防止に関するものであり、当該先行技術②に係る平行平板型プラズマ処理装置では、両電極間には互いに180度の位相差を有する高周波電力を投入する。このとき、上記プラズマ処理時において、基板にかかるバイアス電圧を均一化するために又当該基板が設置される側の金属電極による金属汚染を防止するために、先行技術②に係るプラズマ処理装置では、上記基板を石英板等を介して上記電極上に設置する。このように、実施の形態1に係るエッティング装置1と先行技術②に係る装置との相違は、技術的思想の相違に端を発する。

【0041】（実施の形態1の変形例1）図1の平行平板型エッティング装置1における基板押さえ46の代わりに、静電チャックを基板10の保持機構として用いることも可能である。かかる場合、図1において、凹部41Aには、基板保護シート45に相当し、酸化チタン（Ti2O3）を少量添加したアルミナセラミックス等の酸素プラズマ耐性を有する物質から成る静電チャック誘電体が配置される。静電チャックによれば、基板ステージ41とプラズマとがコンデンサの対向電極として機能し、誘電体である基板10（シリコンウエハを基材とするが、その表面には誘電体が形成されている）及び静電チャック誘電体の両者間に生じるクーロン力等によって、基板10を保持する。

【0042】基板保持機構に静電チャックを用いることによって、基板押さえ46のように基板10をその周縁

部で保持する場合と比較して、基板10と上記静電チャック誘電体との互いの接触面をより密着させて、接触面積をより大きくすることが可能である。このため、下部電極4が備える温度コントロール機構による基板10の温度制御を確実に行うことができる。このとき、上述のように静電チャック誘電体は酸素プラズマ耐性に優れた酸化チタン（Ti2O3）を少量添加したアルミナセラミックスから成るため、たとえ基板10と凹部41Aとの間の隙間から酸素プラズマが回り込んだとしても、静電チャック誘電体の吸着力の低下やプラズマによって生じたダメージに起因する電流リークの発生を有効に防止することができるという利点がある。

【0043】（実施の形態1の変形例2）本変形例2では、ECR型ドライエッティング装置のチャンバの内部に酸素プラズマ耐性を有する物質を適用した場合について、図4を用いて説明する。

【0044】図4に示すように、半導体製造装置であるECR型ドライエッティング装置201（以下、単に「（ドライ）エッティング装置201」とも呼ぶ）は、その表面がアルマイト処理されたアルミニウムの板状部材より成るベース224の表面上に、基板ステージ台241が配置されている。基板ステージ台241の上記ベース224と反対側の表面には、基板10の形状寸法に基づいた形状寸法の凹部241Aが形成されており、当該凹部241A内には酸化チタン（Ti2O3）を少量添加したアルミナセラミックスより成る静電チャック誘電体245が配置されている。なお、図4では、静電チャック誘電体245の表面245S上に基板10が配置されている状態を図示している。基板ステージ台241の上記凹部241Aを有する側の表面上に、基板10及び凹部241Aの寸法形状に基づいた開口部を有する、アルミナ又は窒化シリコン等のセラミックス材料より成るターゲット249が、凹部241Aの形成位置に対応して配置されている。

【0045】そして、ベース224及び基板ステージ台241を覆い被すように、その表面がアルマイト処理されたアルミニウム製の略釣鐘型部材より成るチャンバ外壁202が配置されている。そして、ステージ241に対峙する、チャンバ外壁202の略釣鐘形状の頂部には、開口部であるマイクロ波導入口202H4が形成されており、又、略釣鐘型の底部開口部の一部が切り欠きされた形状のガス排気口202H3が形成されている。

【0046】更に、マイクロ波導入口202H4からチャンバ外壁202の内側ないしはステージ241側へ入った位置に、窒化シリコンセラミックスの板状部材より成るマイクロ波導入窓233が配置されている。そして、チャンバ外壁202の内面202S1の内でマイクロ波導入窓233の配置位置からベース241へ至る間の領域上に、アルミニウムより成るインナーベルジャー222が上記内面202S1に沿って配置されている。

このように、エッティング装置201では、チャンバ外壁202とベース224とマイクロ波導入窓233とから成る構成要素が、図1の平行平板型ドライエッティング装置1におけるチャンバ2に該当し、インナーベルジャー222が図1の内壁材22に該当する。このとき、図4のE C R型ドライエッティング装置201において、「チャンバの内部」とは、チャンバ外壁202、インナーベルジャー222及びマイクロ波導入窓233で以て囲まれた空間内において、チャンバ外壁202の内面202S1、インナーベルジャー222、マイクロ波導入窓233等の当該空間に接する各表面、並びに、当該空間内に存在する基板ステージ台241、ターゲット249等の構成要素の同空間に接する部分が該当する。このとき、図4のE C Rドライエッティング装置201では、チャンバの内部の内で少なくともプラズマ（活性種を含む）の接する部分（即ち、同プラズマに曝される部分）に、上記酸素プラズマ（酸素の活性種を含む）耐性の強い物質を使用している。

【0047】また、チャンバ外壁202の外面202S2の所定の位置から、インナーベルジャー222を貫通する（複数の）貫通孔であるガス導入口202H2が形成されている。

【0048】このように、図4のエッティング装置201では、チャンバの内部に上述の酸素プラズマ耐性の強い物質を使用しているので、既述の平行平板型エッティング装置1と同様の効果を発揮しうる。

【0049】なお、図4に示すエッティング装置におけるE C Rプラズマ源の代わりに表面波プラズマ（S W P）源を利用した、表面波プラズマ型ドライエッティング装置であっても同様の効果を得ることができる。ここで、表面波プラズマ（S W P）型ドライエッティング装置とは、アクリル板等の誘電体にマイクロ波を一時閉じ込め、その誘電体からの漏れマイクロ波をチャンバ内に導入するプラズマ源の方式を有する装置である。

【0050】（実施の形態2）実施の形態2では、図1の平行平板型ドライエッティング装置1を用いた、より具体的且つ実用的な半導体装置の製造方法を、図5のフローチャート並びに後述の図6～図10を用いて説明する。勿論、以下の説明は上述の実施の形態1の変形例2に係るE C R型ドライエッティング装置201等に対しても妥当である。

【0051】（基板搬入工程F S 1）本工程F S 1を図6を用いて説明する。図6は、エッティング装置1を備えた、より実用的な半導体製造装置の全体構成を模式的に示す上面図である。図6の半導体製造装置は、既述のエッティング装置1（の所定レベルの高真空に保たれているチャンバ2）と、その内部に基板ステージ933を有するロードロックチャンバ93と、同様に基板ステージ943を有するアンロードロックチャンバ94とが、その内部が所定の真空度に保たれているトランスファチャン

バ91を介して互いに結合されている。各チャンバ2、93、94は各々のゲートバルブ21、931、941によってトランスファチャンバ91と気密性を保って仕切られており、また、チャンバ93、94の各々はゲートバルブ932、942によって大気雰囲気に対して気密性を保って仕切られている。即ち、ロードロックチャンバ93、アンロードロックチャンバ94及びトランスファチャンバ91のそれぞれは、高真空度に排気されるチャンバ2内雰囲気と大気雰囲気との間に存在するバッファ室である。

【0052】図6に示すように、トランスファチャンバ91内には、水平面内における回転動作及び垂直方向への上下移動並びにその長手方向への前後進動作が可能な板状部材から成るアーム961を有する真空ローダ装置96が配置されている。また、上記アーム961と同様に動作可能なアーム951を有する大気ローダ装置95が、ロードチャンバ93及びアンロードチャンバ94の両ゲートバルブ932、942に面する所定の位置に配置されている。

【0053】本工程F S 1では、まず、所定の製造工程までが終了し、カセット96内に（所定の上下間隔を保って）収納された（複数の）基板10を準備して、図6に示す所定の位置に配置する。そして、アーム951の先端部をカセット96に向くように、且つ、アーム951をカセット96内の一つの基板10の下方の隙間に挿入できるように、大気ローダ装置95の姿勢を制御する。更に、アーム951をカセット96の側へ前進させて基板10の下方の上記隙間に挿入した後に、アーム951を上昇させて基板10をアーム951上に移載する。そして、基板10をカセット96内から取り出し、大気ローダ装置95を適切に制御して、ゲートバルブ932が開状態にあるロードチャンバ93内の基板ステージ933へ移載する。

【0054】次に、アーム951をロードチャンバ93外へ後退させた後、ゲートバルブ932を閉じ、ロードチャンバ93内をトランスファチャンバ91内と略等しい真空レベルにまで減圧する。かかる減圧後、ゲートバルブ931を開ける。そして、真空ローダ装置96を上述の大気ローダ装置95と同様に制御して、アーム961の先端部上に基板10を移載する。アーム961をロードチャンバ93外へ後退させた後に、ゲートバルブ931を閉じる。そして、エッティング装置1のゲートバルブ21を開け、真空ローダ装置96を適切に制御することによって基板10をアーム961上から基板ステージ41へ移載する。かかる基板ステージ41への移載動作を図7を用いて詳述する。

【0055】まず、ゲートバルブ21が開けられてアーム961がチャンバ2内に前進する前に、基板押さえ46を基板ステージ41から所定の距離だけ上方に移動させておく。そして、基板10が基板保護シート45の上

方に位置するように、アーム961をチャンバ2内へ前進させる。その後、基板クランプ47を上昇させて行き、基板クランプ47の先端を基板10に当接させる。そして、基板10をアーム961上から脱離するまで基板クランプ47を更に上昇させることによって、あるいは、基板クランプ47の先端が基板10に当接した時点でアーム961を下降させることによって、基板10を基板クランプ47で支持する。かかる状態において、アーム961をトランスファチャンバ91内に後退させた後に、基板クランプ47を下降することによって基板10を基板保護シート45の表面45S上に配置し、更に、基板押さえ46を下降させることによって、基板10を上記表面45S上に固定・保持する。このとき、アーム961をチャンバ2内から完全に引き出した後に、ゲートバルブ21を閉じる。

【0056】(ドライエッティング工程FS2)ゲートバルブ21が閉じられた後、ドライエッティング処理(プラズマ処理)を行う前に一度十分に真空引きを行う(工程FS21)。なお、基板10を所定の温度に制御するときには、下部電極4が備える上述の温度コントロール機構によって基板10を所定の温度に制御する。このとき、基板10と基板ステージ41との熱交換を効率良く行うために、ガス導入口51から希ガスを導入しても良い。基板10が所定の温度に安定的に制御された後に、上記真空引きを行う。

【0057】ここで、本ドライエッティング工程FS2においてドライエッティング処理(プラズマ処理)が施される基板10の一例として、図8に示す構造の基板101を説明する。基板101は、シリコンウエハ111の上方にシリコン酸化膜112Aと当該シリコン酸化膜112Aの表面112AS上に形成され、エッティングパターンに対応した形状のレジストマスク113とを有する。

【0058】また、例えば本ドライエッティング工程FS2がMOFSETの製造工程におけるサイドウォールを形成する工程のようにシリコン酸化膜のエッチバック工程である場合には、基板10として、図9に示すように、例えば、シリコンウエハ111の表面111S上(同ウエハ111の上方であっても良い)に形成され、その表面112BS上にレジストを有さないシリコン酸化膜112Bを備えた基板102が用いられる。なお、図9において、シリコン酸化膜112Bはゲート電極114を被覆している。なお、以下の説明において、上記シリコン酸化膜112A及び112Bを総称して、「シリコン酸化膜112」とも呼ぶ。

【0059】次に、シリコン酸化膜112をドライエッティングするためのプロセスガスを、ガス導入管51よりチャンバ2内に導入する。このとき、上記プロセスガスは、例えばCHF3, CF4, CH2F2, C4F8等のフロロカーボンガス、即ち、少なくとも炭素原子(C)及びフッ素原子(F)を含む分子ガス(以下、

「CF系ガス」とも呼ぶ)と、酸素原子(O)を含む分子ガスと、アルゴン(Argon)等の希ガスとから成る混合ガスを用いる。そして、上記混合ガスの供給と排気のバランスを制御して、チャンバ2内の圧力を所定の圧力に調整する(工程FS22)。

【0060】次に、平行平板電極3, 4間に電源61, 62で以て所定の高周波電力を投入することによって、上記プロセスガスをプラズマ化する(工程FS23)。かかるプラズマ(活性種を含む)によってシリコン酸化膜112に対してパターンエッティングやエッチバック等のプラズマ処理が施されて、所定の形状にパターン化されたシリコン酸化膜を有する基板が形成される。

【0061】工程FS22では、図10に示すように、平行平板電極3, 4間にはプラズマの発光が観測されると共に、プラズマ中の活性種(ラジカル)はチャンバ2内に充満しているため、チャンバ2内全体にC系堆積物が付着する。

【0062】所定のパターンの形成が完了した時点で、平行平板電極3, 4への電力供給及びチャンバ2内へのプロセスガスの供給を停止することによって、ドライエッティング工程FS2を終了する(工程FS24)。

【0063】(クリーニング工程FS3)特に、実施の形態2に係る製造方法では、ドライエッティング工程FS2の終了後に、ドライエッティング処理が施された基板10をチャンバ2内に残したままクリーニング工程FS3を実行する。

【0064】まず、ドライエッティング工程FS2で使用したプロセスガスをチャンバ2内から十分に除去するために、真空引きを行う(工程FS31)。なお、当該真空排気工程FS31を、上述の工程FS24におけるドライエッティング処理の終了時の工程であると捉えても良い。

【0065】十分な真空排気を行った後に、クリーニング用ガスとしての酸素ガスをガス導入管51よりチャンバ2内に導入し、ガスの供給と排気のバランスを制御してチャンバ2内の圧力を調整する(工程FS32)。

【0066】そして、プラズマ処理として、平行平板電極3, 4に所定の電力を投入することによってクリーニング用ガスをプラズマ化する(工程FS33)。このとき、上記プロセスガスのプラズマ化と同様に、即ち、図10に示すように、平行平板電極3, 4間にプラズマ発光が生じると共に、プラズマ化によって生成された酸素の活性種(ラジカル)がチャンバ2内に充満する。このため、ドライエッティング工程FS2においてチャンバ2内に付着したC系堆積物を、当該酸素の活性種によって除去することができる。なお、クリーニング用ガスとして、一酸化炭素(CO)や二酸化炭素(CO2)等の少なくとも酸素原子を含むガスを適用できる。

【0067】その後、所定の時間が経過した時点又は所定のレベルまでクリーニングが終了した時点において、

平行平板電極3、4への電力供給及びクリーニング用ガスの供給を停止することによってクリーニング用ガスのプラズマ化を終了する（工程FS34）。

【0068】（基板取り出し工程FS4）そして、チャンバ2内を十分に真空引きした後に、ゲートバルブ21を開けて上述の基板搬入工程FS1とは逆の手順で以て、チャンバ2内からトランシスファチャンバ91へ基板10を取り出す。ゲートバルブ21を閉めた後に、アンロードチャンバ94のゲートバルブ941を開け、真空ローダ96の姿勢制御によって、基板10をアンロードチャンバ94の基板ステージ943に移載する。アーム961をトランシスファチャンバ91内に後退させた後に、ゲートバルブ941を閉じる。そして、アンロードチャンバ93内の圧力を大気圧に戻した後に、ゲートバルブ942を開けて、大気ローダ装置95によってアンロードチャンバ94から基板10を取り出す。大気ローダ装置95の姿勢制御によって、取り出した基板10をカセット96内に収納する。

【0069】以上のように、上記クリーニング工程FS3においてチャンバ2内のC系堆積物がクリーニング除去される。従って、実施の形態2に係る製造方法によれば、チャンバ2の内面2S1や内壁材22の上記内面2S1とは反対側の表面22SからC系堆積物が剥離して基板10上に落下することによる製造歩留まりの低下を有効に防止することができる。特に、上述の工程FS1～FS4のように、毎回のドライエッチング工程FS2の度にクリーニング工程FS3を実施することによって、1回のクリーニング工程FS3では直前のドライエッチング工程FS2におけるC系堆積膜のみをクリーニング除去するだけで済む。即ち、従来のロット間クリーニングとは異なり、C系堆積膜の蓄積が少ない分だけ、クリーニング工程FS3に費やす時間自体を短くすることができるという利点がある。また、ドライエッチング工程FS2の度にクリーニング工程FS3を実施するので、複数の基板10に対しても同一のチャンバ雰囲気内でドライエッチング処理を行うことができる。いわば、クリーニング工程FS3がシーズニング工程にも相当するため、同シーズニング処理を別途に行う必要がないという利点がある。

【0070】勿論、従来のウエットクリーニング法のように、チャンバを開放してクリーニング処理をする必要が無いので、クリーニングに膨大な時間を費やすことがない。また、従来の半導体製造装置のように上記C系堆積物の付着を抑制するためにチャンバを加熱する必要もない。

【0071】また、実施の形態2に係る製造方法では、チャンバ2内に基板10を配置したままクリーニング工程FS3を実行する（勿論、基板10を取り出した後にクリーニング処理を実施することも可能である）。これに対して、ドライエッチング工程FS2の終了時（又は

クリーニング工程FS3の開始時）の真空排気工程後にゲートバルブ21を開けて基板10を取り出す場合には、基板10を取り出した後にクリーニング工程FS3のための真空排気を再度行わなければならない。従って、本製造方法によれば、上述の再度の真空排気工程を全く必要としないので、工程数及び製造時間の削減を図ることができる。

【0072】更に、チャンバ2内に基板10を配置したままクリーニング工程FS3を実行する場合には、例えばクリーニング工程FS3の実行中において、基板保護シート45の表面45S上に異物（C系堆積物以外のものも含む）が落下することが全く無い。つまり、実施の形態2に係る製造方法によれば、基板保護シート45の表面45Sが露出している時間を極めて少なくすることができる。従って、基板保護シート45と基板10との間に異物が存在することによって基板10の温度コントロールが制御困難となる事態を有効に回避することができる。

【0073】さて、一般的に、ドライエッチング工程FS2において、基板10のシリコン酸化膜112にはプロセスガスに含まれる炭素原子が打ち込まれることによってダメージ層が形成される。かかる場合、実施の形態2に係る製造方法によれば、クリーニング工程FS3で使用する酸素プラズマで以て、上記ダメージ層を除去可能である。即ち、クリーニング工程FS3では、チャンバ2内にドライエッチングが終了した状態の基板10が存在するため、クリーニング処理FS33の実施と同時に上記ダメージ層を除去することができる（図5中の工程FS5a参照）。従って、本製造方法によれば、従来の製造方法では別途の装置及び工程において実施される上記ダメージ層の除去工程の分だけ、製造工程数を省略することができるという利点がある。

【0074】このとき、基板ステージ41を有する下部電極4に電源62によって高周波電圧を印加すれば、更に効率良く上記ダメージ層を除去することができる。

【0075】加えて、基板10として図8のレジスト113を有する基板101を用いるときには、クリーニング工程FS3において、レジスト113の除去（アッシング）をも同時にを行うことができる（図5中の工程FS5b参照）。このとき、クリーニング時間ないしは酸素プラズマの形成時間は、チャンバ2内に付着したC系堆積物のクリーニング除去に必要な時間とレジスト113の除去に必要な時間との内でいずれか長い方の時間に設定する。このように、実施の形態2に係る製造方法によれば、従来の製造方法では別途の装置及び工程において実施されるレジストの除去工程を省略して、製造工程の簡略化を図ることができるという利点がある。

【0076】ここで、ドライエッチング処理後に酸素プラズマ処理を行う先行技術として、特開平4-337633号公報に提案される先行技術（以下、「先行技術

③」とも呼ぶ)がある。先行技術③は、アルミニウム合金上のシリコン酸化膜をドライエッティングする際に生成され、パターンエッティングされたシリコン酸化膜の側壁面上に付着する無機反応物を除去するための技術である。詳細には、上記シリコン酸化膜のドライエッティング後に、同一チャンバ内又は真空搬送された別のチャンバ内でアルゴン等の不活性ガスのプラズマを用いて上記無機反応物を除去する。そして、酸素プラズマによってドライエッティング時のレジストマスクを除去する。このように、先行技術③では、ドライエッティング処理とアッシング処理との間ににおいて上述の不活性ガスでのプラズマ処理が実施されるのに対して、実施の形態2に係る半導体装置の製造方法では、ドライエッティング工程FS2とクリーニング工程FS3(アッシング工程FS5bを兼ねる)とは連続して実施される点で異なる。

【0077】(実施の形態2の変形例1)基板10の基板ステージ41上への保持機構に静電チャックを用いるときには、クリーニング終了時(工程FS34)に基板脱離工程をも同時に実施可能である(図5中の工程FS5c参照)。ここで、上述の基板脱離工程とは、基板ステージ41への印加電圧の極性を反転させて、静電チャック誘電体の分極が反転する際の分極が無くなる状態の時にプラズマの形成を停止することによって、静電的(電気的)に静電チャック誘電体に吸着している基板10を脱離する処理である。なお、上述の分極が無くなる状態はセンサ等で検出可能である。

【0078】従来の製造方法では、上述の基板脱離工程を、ドライエッティング工程が終了し、チャンバ内を真空引きした後に、別途の工程としてアルゴン(Arg)等の希ガスをチャンバ内に導入して、プラズマを生成することにより実施している。これに対して、本変形例1に係る製造方法では、上記アルゴンプラズマの代わりにクリーニング用ガスの酸素プラズマを用いることによって、且つ、基板脱離工程におけるプラズマの停止処理と、クリーニング工程におけるプラズマの停止処理(工程FS34)とを共通化する。従って、本変形例1に係る製造方法によれば、従来の製造方法よりも全体の工程数を削減して、半導体製造装置の処理能力ないしは稼働率の向上を図ることができる。

【0079】また、基板脱離後は、基板と静電チャック誘電体との吸着が解除されるため、基板の適切な温度制御が難しい。このため、従来の製造方法のようにドライエッティング工程後に基板を脱離させてしまうと、脱離と共に基板の温度が上昇し、チャンバ内に残留するプロセスガスによってエッティングが更に進行してしまう場合がある。これに対して、本変形例1に係る製造方法によれば、クリーニング処理の終了時点において基板10を脱離させるので、プロセスガスの残留自体が極めて少ない。従って、従来の製造方法とは異なり、不適切なオーバーエッチが生じることがないので、所望のエッティング

パターンを有する半導体装置を製造することができる。

【0080】(実施の形態2の変形例2)特に、上述のようにプロセスガスが酸素原子を含むガスを更に備える場合には、図11のフローチャートに従った製造方法を実行可能である。なお、図11のフローチャートにおいて、既述の製造工程と同様の工程には同一の符号を付している。

【0081】本変形例2に係る製造方法では、図5における、ドライエッティング工程FS2の終了(工程FS24)において、平行平板電極3,4間に電力を投入したままの状態でプロセスガス中の酸素ガス以外のガスの供給を停止する(FS321)。そして、上述の工程FS32に相当する工程としてクリーニング用ガスとしての酸素ガスの供給量、チャンバ2内の圧力、平行平板電極3,4に投入する電力量の各々を調整する工程FS331を経ることによって、直ちにクリーニング工程FS3を開始(このとき、上述のように平行平板電極3,4間には電力は供給されたままである)する。

【0082】このように、ドライエッティング工程FS2とクリーニング工程FS3とを連続的に実施することによって、図5のフローチャートに示す製造工程よりも工程数ないしは処理手順数を削減することができるという利点がある。

【0083】なお、上述の実施の形態1及び2(その各変形例を含む)では、プラズマ(活性種を含む)がチャンバ2内の全域に充満する場合について説明したが、耐酸素プラズマ物質で構成される、上記チャンバの内部の内で少なくともプラズマ(活性種を含む)の接する部分(即ち、同プラズマに曝される部分)は、プラズマ処理を実施可能な種々の半導体製造装置において、例えばチャンバの大きさや活性種の寿命等に起因して異なる。このため、耐酸素プラズマ物質が使用される部分は、その半導体製造装置毎に規定される。

【0084】

【発明の効果】(1)請求項1に係る発明によれば、チャンバの内部の少なくともプラズマに接する部分が酸素原子のプラズマ(以下、「酸素プラズマ」とも呼ぶ)に対して耐性を有する物質から成るため、例えばチャンバの内部は、従来の半導体製造装置のそれらと比較して酸素プラズマを用いた処理に対する寿命を長くすることができる。即ち、チャンバのクリーニング処理ないしは半導体製造装置のメンテナンスの周期を長期化することができる。従って、その分だけ当該半導体製造装置の稼働率を上げることができる。また、従来の半導体製造装置よりも装置の維持費用を削減することもできる。

【0085】更に、例えば当該半導体製造装置を、少なくとも炭素原子及びフッ素原子を含むプロセスガスのプラズマで以てシリコン酸化膜のドライエッティング処理を行う装置として用いるときには、同処理時にチャンバの内部に堆積する炭素原子を含む膜を酸素プラズマを用い

たクリーニング処理を、従来のドライエッティング装置よりも頻繁に実施可能である。従って、チャンバ内に付着物等が除去されて、より清浄な状態で以て、半導体装置を製造することができる。即ち、高い歩留まりを実現可能な半導体製造装置を提供可能である。

【0086】(2) 請求項2に係る発明によれば、基板保持機構として静電チャックを用いるので、基板と静電チャック(従って、基板ステージ)とを互いに面接触させることができる。つまり、基板を他の部材で以て押さえて基板ステージ上に保持する場合と比較して、両者の接触面積をより大きくすることが可能である。このため、例えば基板ステージが基板の温度制御機構を有する場合には、熱伝導を確実に行うことができるので、基板の温度制御を正確に実施できる。

【0087】また、静電チャック機構の部品の内で少なくともプラズマに接する部分を酸素プラズマ耐性に優れた物質で構成することによって、たとえ酸素プラズマが回り込んで上記部品が酸素プラズマに曝された場合であっても、静電チャックの吸着力の低下等を有効に防止することができる。

【0088】(3) 請求項3に係る発明によれば、当該半導体製造装置のチャンバの内部の内で少なくともプラズマに接する部分が酸素プラズマ耐性物質から成るので、従来の半導体製造装置よりも頻繁にクリーニングを実施することが可能である。このため、かかるクリーニングを例えれば処理すべき基板毎に実行する場合には、毎回クリーニングされた状態のチャンバ内において上記プロセスガスによるプラズマ処理を実行することができる。かかる場合には、上記プラズマ処理時にチャンバの内部に付着した炭素原子を含む膜が剥離して基板上に落下するという事態を格段に抑制することができる。しかも、当該クリーニング処理を頻繁に行うことによって1回のクリーニング処理での上記炭素原子を含む膜の除去量自体を少なくすることができるので、本クリーニング処理を短時間で実施できるという利点がある。

【0089】勿論、従来の半導体製造装置におけるウエットクリーニング法のように、チャンバを開放してクリーニング処理をする必要が無いので、クリーニングに膨大な時間を費やすことがない。また、従来の半導体製造装置とは異なり、上記炭素原子を含む膜の付着を抑制するためにチャンバを加熱する必要が無い。

【0090】(4) 請求項4に係る発明によれば、上記(1)又は(2)の効果を発揮しうる半導体製造装置を用いるので、従来の半導体製造装置よりも清浄化された状態のチャンバ内において上記プラズマ処理(例えはドライエッティング処理)を実行して、半導体装置を製造することが可能である。即ち、上記プラズマ処理時にチャンバの内部に付着した炭素原子を含む膜が剥離して基板上に落下する事態を有効に防止することができる。従って、高い歩留まりで以て半導体装置を製造することができる。

きる。

【0091】更に、当該半導体装置の製造方法によれば、記述の稼働率の向上効果が発揮されるので、製造コストを削減することができる。

【0092】(5) 請求項5に係る発明によれば、クリーニング処理をプラズマ処理の実施毎に実施するので、毎回クリーニングされた状態のチャンバ内において上記プラズマ処理を実行することができる。従って、プラズマ処理においてチャンバの内部に付着した炭素原子を含む膜が剥離して基板上に落下する事態を格段に抑制することができる。しかも、クリーニング処理を頻繁に行うことによって、1回のクリーニング処理での上記炭素原子を含む膜の除去量自体を少なくすることができるので、本クリーニング処理を短時間に実施することができるという利点がある。また、プラズマ処理の度にクリーニング処理を実施するので、複数の基板に対しても同一のチャンバ内雰囲気で以て上記プラズマ処理を行うことができる。換言すれば、クリーニング処理がシーズニング処理にも相当するため、同シーズニング処理を別途に行う必要がないという利点がある。

【0093】更に、上記プロセスガスが更に酸素原子を含むガスを備える場合には、上記プラズマ処理の終了時に上記プロセスガス中の酸素原子を含むガス以外のガスの供給を停止することによって、即時にクリーニング処理を開始することができる。かかる場合には、プラズマ処理の終了後に新たにクリーニング処理の準備をする製造方法に比べて、処理手順を少なくすることができる。

【0094】(6) 請求項6に係る発明によれば、ダメージ層の除去処理とクリーニング処理とを同時に実施するので、上記ダメージ層の除去処理を別途の装置及び工程として実施する従来の製造方法と比較して、製造設備及び製造工程数の削減、従って、製造コストの削減が可能である。

【0095】(7) 請求項7に係る発明によれば、レジストの除去とチャンバ内のクリーニング処理とを同時に実施するので、レジストの除去を別途の装置及び工程で実施する従来の製造方法と比較して、製造装置及び製造工程数の削減、従って、製造コストの削減が可能である。

【0096】(8) 請求項8に係る発明によれば、従来の製造方法のようにプラズマ処理後に別途の工程としての基板脱離工程を実施する必要が無い。従って、従来の製造方法よりも全体の工程数を削減可能であるため、半導体製造装置の処理能力ないしは稼働率の向上を図って、製造コストを削減することができる。

【0097】また、プロセスガスの残留が極めて少ない状態であるクリーニング後に基板を脱離するので、上記プラズマ処理後に基板脱離処理を実施する従来の製造方法における、上記プラズマ処理の不要な進行を防止することができる。

【0098】(9) 請求項9に係る発明によれば、上記(4)～(8)のいずれかの効果が発揮されて製造されるので、低コスト且つ高歩留まりで以て製造され、且つ、所定の動作を確実に実行しうる半導体装置を提供することができる。

【図面の簡単な説明】

【図1】 実施の形態1に係る平行平板型ドライエッチング装置の構造を模式的に示す縦断面図である。

【図2】 実施の形態1に係る平行平板型ドライエッチング装置の構造を模式的に示す上面図である。

【図3】 実施の形態1に係る平行平板型ドライエッチング装置の上部電極の構造を模式的に示す拡大縦断面図である。

【図4】 実施の形態1に係るECR型ドライエッティング装置の構造を模式的に示す縦断面図である。

【図5】 実施の形態2に係る半導体装置の製造方法を示すフローチャートである。

【図6】 実施の形態2に係る半導体製造装置の全体構造を模式的に示す上面図である。

【図7】 実施の形態2に係る半導体装置の製造工程における、平行平板型ドライエッティング装置の動作を説明するための縦断面図である。

【図8】 実施の形態2に係る半導体装置の製造方法に適用される基板の構造を模式的に示す縦断面図である。

【図9】 実施の形態2に係る半導体装置の製造方法に適用される基板の他の構造を模式的に示す縦断面図である。

【図10】 実施の形態2に係る半導体装置の製造工程において、プラズマ発光領域とプラズマにより生成され

た活性種の分布状態とを模式的に示す図である。

【図11】 実施の形態2の変形例2に係る半導体装置の製造方法を示すフローチャートである。

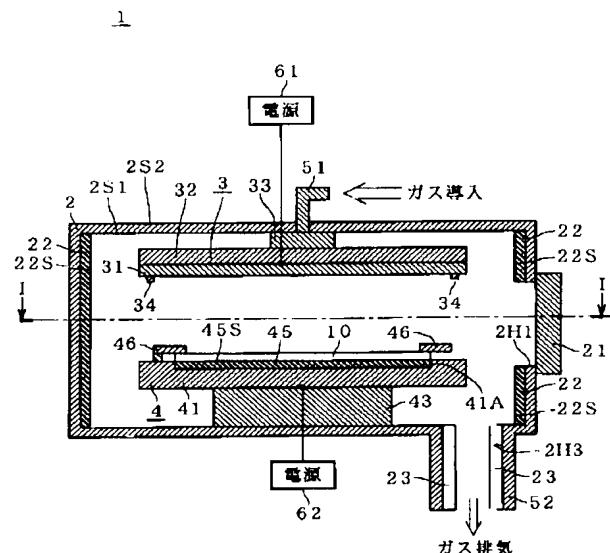
【図12】 従来の平行平板型ドライエッティング装置の構造を模式的に示す縦断面図である。

【図13】 従来のECR型ドライエッティング装置の構造を模式的に示す縦断面図である。

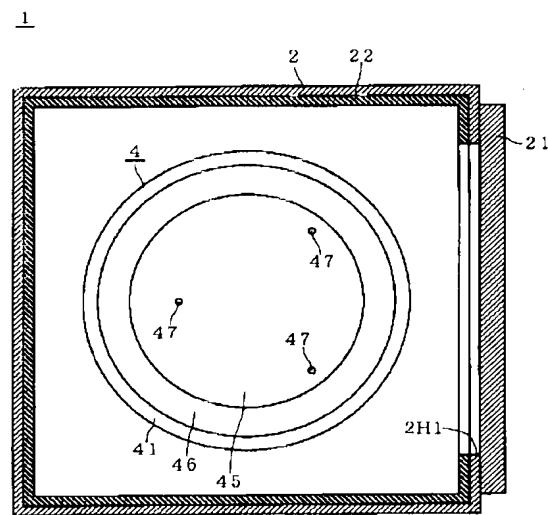
【符号の説明】

1 平行平板型ドライエッティング装置（半導体製造装置）、2 チャンバ、2H1 貫通口、2H2, 202H2 ガス導入口、2H3, 203H ガス排気口、2S1 内面、2S2 外面、3 上部電極、4 下部電極、10, 101, 102 基板、21 ゲートバルブ、22 内壁材、22S, 45S, 245S 表面、23 ガス排気管カバー、31 電極板、32 電極板ステー、33 上部電極支え、34 ネジキャップ、41 基板ステージ、41A 四部、43 下部電極台、45 基板保護シート、46 基板押さえ、46A 支柱部、47 基板クランプ、51 ガス導入管、52 ガス排気管、111シリコンウエハ、111S, 112AS, 112BS 表面、112, 112A, 112B シリコン酸化膜、113 レジスト、201 ECR型ドライエッティング装置（半導体製造装置）、202 チャンバ外壁、202H4 ガス導入管、222 インナーベルジャー、224 ベース、233 マイクロ波導入窓、241 基板ステージ台、245 静電チャック誘電体、249 ターゲット、FS1～FS4, FS2 1～FS24, FS31～FS34, FS321, FS322, FS5a, FS5b, FS5c 工程。

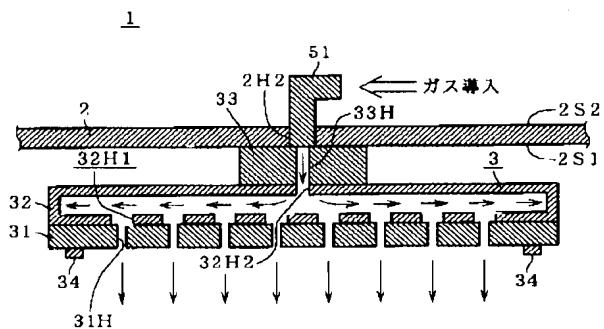
【図1】



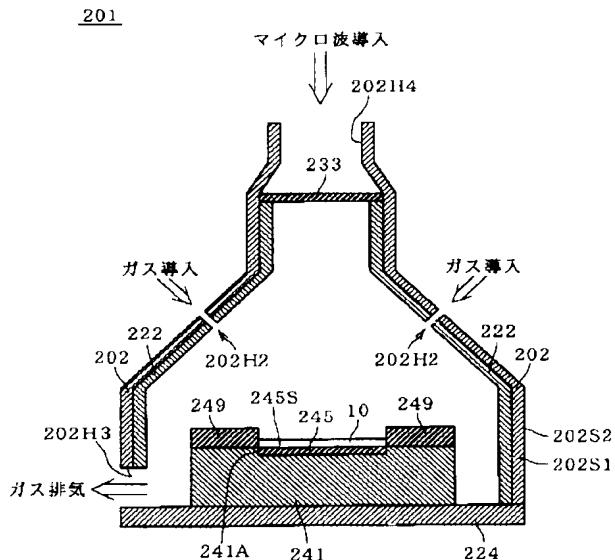
【図2】



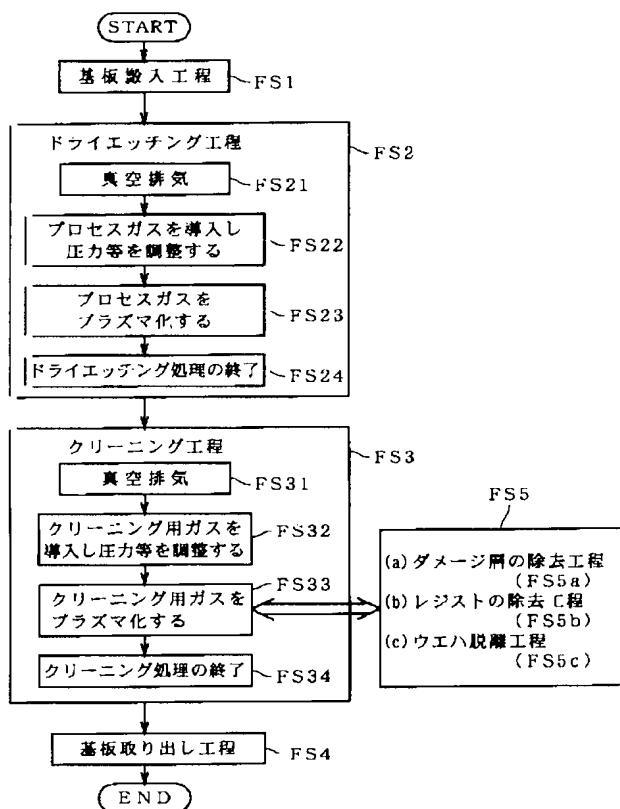
【図3】



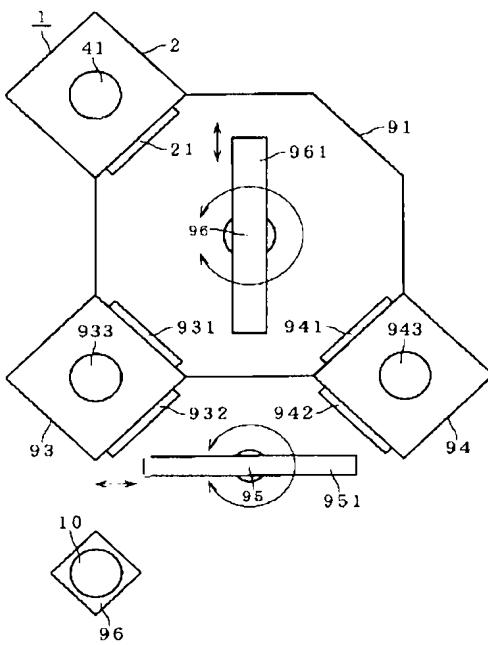
【図4】



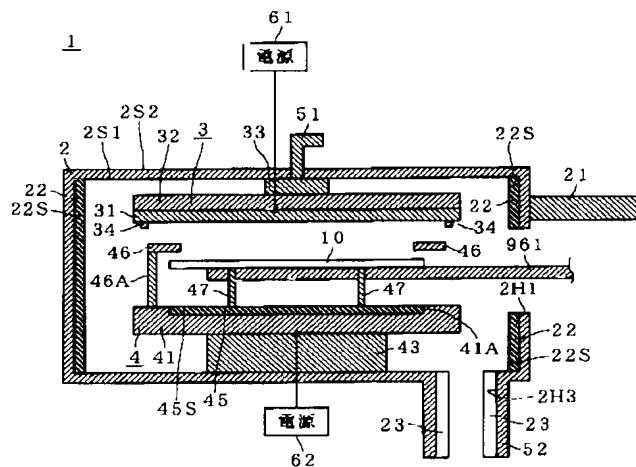
【図5】



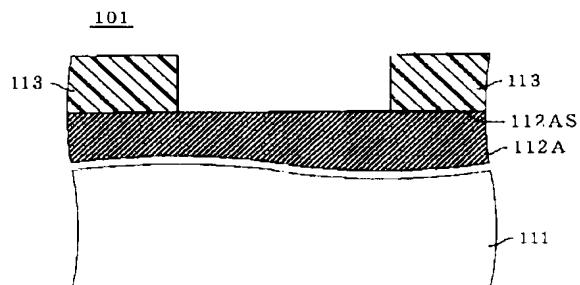
【図6】



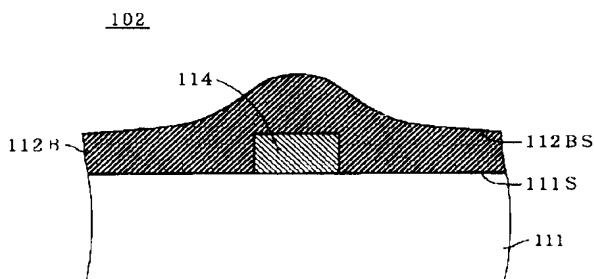
【図7】



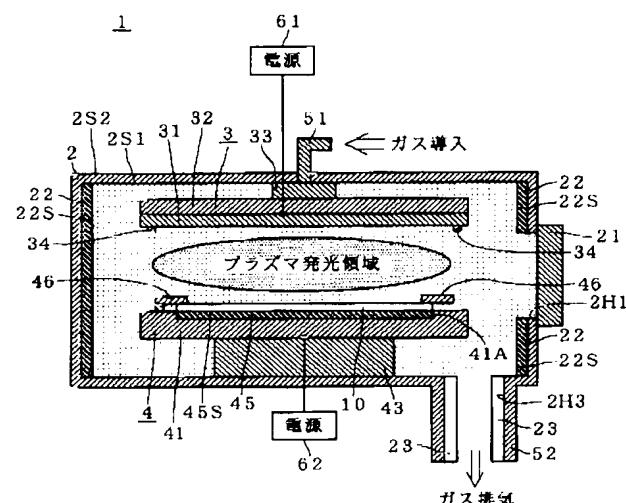
【図8】



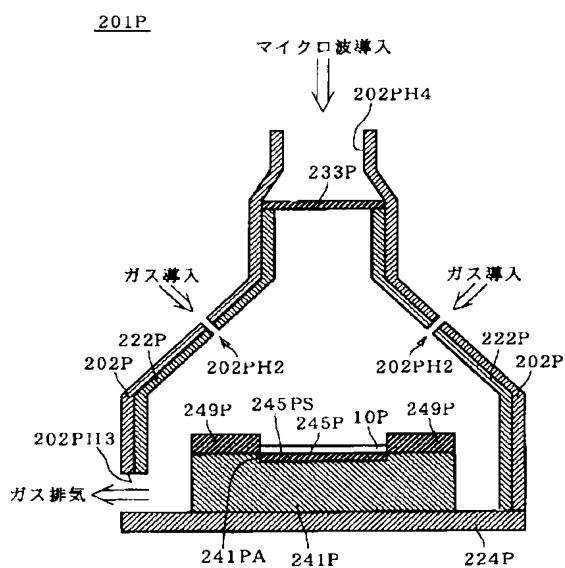
【図9】



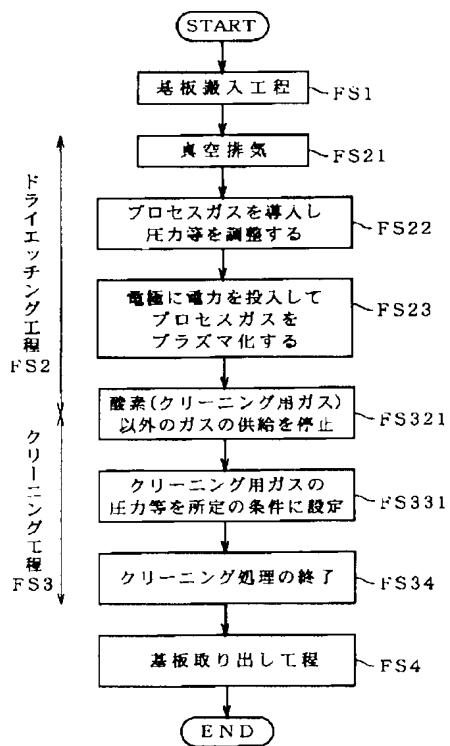
【図10】



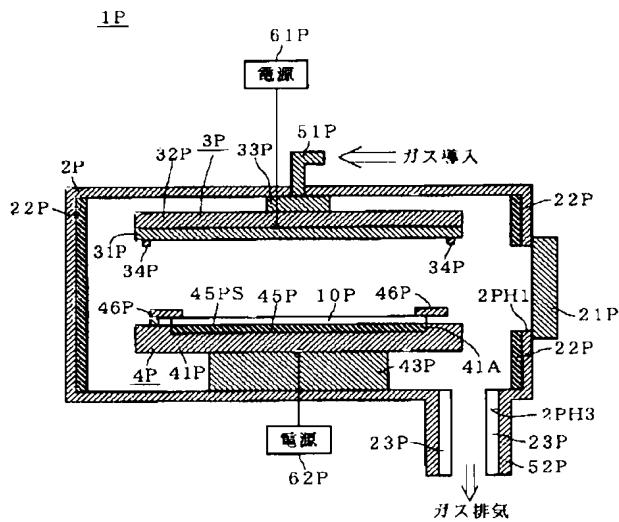
【図13】



【図11】



【図12】



フロントページの続き

Fターム(参考) 5F004 AA15 AA16 BA04 BA09 BA16  
 BB11 BB18 BB21 BB22 BB23  
 BB28 BB29 BB30 DA01 DA16  
 DA23 DA26 DB00 DB03 DB26  
 DB27 EA28 EA32